

**Приложение 2 к РПД Архитектура информационных систем**  
**09.03.02 Информационные системы и технологии**  
**Направленность (профиль) – Информационные системы и технологии**  
**Форма обучения – очная**  
**Год набора - 2015**

**ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ПРОВЕДЕНИЯ ПРОМЕЖУТОЧНОЙ**  
**АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)**

**1. Общие сведения**

1.	Кафедра	Информатики и вычислительной техники
2.	Направление подготовки	09.03.02 Информационные системы и технологии
3.	Направленность (профиль)	Информационные системы и технологии
4.	Дисциплина (модуль)	Архитектура информационных систем
5.	Форма обучения	очная
6.	Год набора	2015

**2. Перечень компетенций**

- |   |
|---|
| <ul style="list-style-type: none"><li>– владеть широкой общей подготовкой (базовыми знаниями) для решения практических задач в области информационных систем и технологий (ОПК-1);</li><li>– способность выбирать и оценивать способ реализации информационных систем и устройств (программно-, аппаратно- или программно-аппаратно-) для решения поставленной задачи (ОПК-6);</li><li>– способность проводить моделирование процессов и систем (ПК-5).</li></ul> |
|---|

### 3. Критерии и показатели оценивания компетенций на различных этапах их формирования

Этап формирования компетенции (разделы, темы дисциплины)	Формируемая компетенция	Критерии и показатели оценивания компетенций			Формы контроля сформированности компетенций
		Знать:	Уметь:	Владеть:	
Тема 1. Введение. Общие принципы организации ЭВМ	ОПК-1 ОПК-6 ПК-5	общие принципы организации ЭВМ; принципы Фон-Неймана; архитектурные особенности организации ЭВМ различных классов	классифицировать ЭВМ по различным признакам	понятийно-категориальным аппаратом	Тест
Тема 2.Выполнение команд процессором Система команд процессора.	ОПК-1 ОПК-6 ПК-5	функциональная и структурная организация процессора; основные стадии выполнения команды.	анализировать базовую схему работы процессора; сравнивать RISC и CISC архитектуры	понятийно-категориальным аппаратом; различными методами адресации в языке ассемблер	
Тема 3. Схемотехника цифровых устройств.	ОПК-1 ОПК-6 ПК-5	принципы работы цифровых устройств электронных схем: триггеров, регистров, счетчиков, мультиплексоров, дешифраторов	применять инструментальные средства для разработки диаграмм для электронных схем	навыками разработки электронных схем на основе триггеров регистров, счетчиков, мультиплексоров, дешифраторов	Тест
Тема 4. Конвейерная и суперскалярная обработка команд.	ОПК-1 ОПК-6 ПК-5	принцип конвейерной обработки команд; виды и причины конфликтов, приводящих к простаиванию конвейера; принцип суперскалярной обработки команд.	различать различные типы конфликтов, приводящих к простаиванию конвейера	понятийно-категориальным аппаратом	Тест
Тема 5. Организация ввода-вывода. Шины ввода-вывода.	ОПК-1 ОПК-6 ПК-5	общие принципы организации ввода-вывода; организацию системы прерываний в процессорах Intel; общие принципы организации шин ввода-вывода;	различать характеристики синхронных и асинхронных шин; выполнять подключение и отключение устройств по шине PCI и USB	понятийно-категориальным аппаратом	Тест
Тема 6. Организация памяти: RAM и ROM-память, кэш-память, периферийные устройства памяти	ОПК-1 ОПК-6 ПК-5	принципы организации и функционирования основной памяти; принципы организации и	осуществлять выбор RAM памяти для заданной конфигурации компьютера; выбирать RAID массив в	понятийно-категориальным аппаратом; навыками расчета требуемого количества дисков в RAID	Тест

Этап формирования компетенции (разделы, темы дисциплины)	Формируемая компетенция	Критерии и показатели оценивания компетенций			Формы контроля сформированности компетенций
		Знать:	Уметь:	Владеть:	
		функционирования ROM памяти; принципы организации кэш-памяти; основные способы реализации функции отображения; принципы работы и интерфейсы жестких дисков и RAID массивов	зависимости от требуемой производительности и надежности	массиве в зависимости от требований приложений; навыками расчета RAID – penalty для различных типов RAD массивов	
Тема 7. Архитектуры высокопроизводительных вычислительных систем.	ОПК-1 ОПК-6 ПК-5	понятие о многомашинных и многопроцессорных вычислительных системах; различные архитектуры ВС	различать архитектуры: SISD, SIMD, MISD, MIMD; различать векторные и матричные вычислительные системы	понятийно-категориальным аппаратом	Подготовка докладов по теме
Тема 8. Примеры архитектур процессоров. Архитектура процессора Intel.	ОПК-1 ОПК-6 ПК-5	структуру программную модель и состав регистров процессоров Intel; эволюция процессоров Intel	работать с регистрами процессора в программах на ассемблере	понятийно-категориальным аппаратом; общей характеристикой системы команд IA-32	Подготовка докладов по теме
Тема 9. Язык программирования ассемблер для процессора IA-32.	ОПК-1 ОПК-6 ПК-5	средства и методы разработки программ на языке ассемблер	анализировать работу программы на ассемблере в отладчике Turbo Debugger	понятийно-категориальным аппаратом; навыками разработки программ на языке ассемблер для архитектуры IA-32	Групповые дискуссии (5) Лабораторные работы (5)

## 1. Критерии и шкалы оценивания

### 4.1. Тест

Процент правильных ответов	до 50	51-60	61-80	81-100
Количество баллов за ответы	0	1	2	3

### 4.2. Подготовка докладов по теме

Баллы	Характеристики ответа обучающегося
5	<ul style="list-style-type: none"><li>- обучающийся глубоко и всесторонне усвоил проблему;</li><li>- уверенно, логично, последовательно и грамотно его излагает;</li><li>- опираясь на знания основной и дополнительной литературы, тесно привязывает усвоенные научные положения с практической деятельностью;</li><li>- умело обосновывает и аргументирует выдвигаемые им идеи;</li><li>- делает выводы и обобщения;</li><li>- свободно владеет понятиями</li></ul>
3	<ul style="list-style-type: none"><li>- обучающийся твердо усвоил тему, грамотно и по существу излагает ее, опираясь на знания основной литературы;</li><li>- не допускает существенных неточностей;</li><li>- увязывает усвоенные знания с практической деятельностью;</li><li>- аргументирует научные положения;</li><li>- делает выводы и обобщения;</li><li>- владеет системой основных понятий</li></ul>
2	<ul style="list-style-type: none"><li>- тема раскрыта недостаточно четко и полно, то есть обучающийся освоил проблему, по существу излагает ее, опираясь на знания только основной литературы;</li><li>- допускает несущественные ошибки и неточности;</li><li>- испытывает затруднения в практическом применении знаний;</li><li>- слабо аргументирует научные положения;</li><li>- затрудняется в формулировании выводов и обобщений;</li><li>- частично владеет системой понятий</li></ul>
0	<ul style="list-style-type: none"><li>- обучающийся не усвоил значительной части проблемы;</li><li>- допускает существенные ошибки и неточности при рассмотрении ее;</li><li>- испытывает трудности в практическом применении знаний;</li><li>- не может аргументировать научные положения;</li><li>- не формулирует выводов и обобщений;</li><li>- не владеет понятийным аппаратом</li></ul>

### 4.3. Выполнение лабораторной работы

**5 баллов** выставляется, обучающийся выполнил полностью все задания указанные в лабораторной работе и может аргументировано пояснить ход своего решения.

**2 балла** выставляется, если обучающийся выполнил не менее 85 % заданий указанных в лабораторной работе, и может аргументировано пояснить ход своего решения и указать.

**1 балл** выставляется, если обучающийся решил не менее 50% заданий указанных в лабораторной работе, и может аргументировано пояснить ход своего решения.

**0 баллов** выставляется, если обучающийся не может аргументировано пояснить ход своего решения.

В случае если сроки сдачи работ превышены, количество баллов сокращается на 50%.

### 4.4. Групповая дискуссия (устные обсуждения проблемы или ситуации)

<b>Критерии оценивания</b>	<b>Баллы</b>
<ul style="list-style-type: none"> <li>– обучающийся ориентируется в проблеме обсуждения, грамотно высказывает и обосновывает свои суждения, владеет профессиональной терминологией, осознанно применяет теоретические знания, материал излагает логично, грамотно, без ошибок;</li> <li>– при ответе обучающийся демонстрирует связь теории с практикой.</li> </ul>	<b>2</b>
<ul style="list-style-type: none"> <li>– обучающийся грамотно излагает материал; ориентируется в проблеме обсуждения, владеет профессиональной терминологией, осознанно применяет теоретические знания, но содержание и форма ответа имеют отдельные неточности;</li> <li>– ответ правильный, полный, с незначительными неточностями или недостаточно полный.</li> </ul>	<b>1</b>
<ul style="list-style-type: none"> <li>– обучающийся излагает материал неполно, непоследовательно, допускает неточности в определении понятий, не может доказательно обосновать свои суждения;</li> <li>– обнаруживается недостаточно глубокое понимание изученного материала.</li> </ul>	<b>0</b>

## **2. Типовые контрольные задания и методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы**

### **1.1. Типовое тестовое задание**

1. Какая элементная база использовалась в ЭВМ 1-го поколения?

- A. *транзисторы*
- B. *интегральные схемы*
- C. *электронные вакуумные лампы*

2. Какая элементная база использовалась в ЭВМ 2-го поколения?

- A. *транзисторы*
- B. *электронные вакуумные лампы*
- C. *интегральные схемы*

3. MIPS является единицей измерения

- A. *объема памяти*
- B. *производительности ЭВМ*
- C. *частоты процессора*

4. К основным функциональным компонентам процессора относятся

- A. *арифметико-логическое устройство*
- B. *устройство управления*
- C. *оперативная память*
- D. *системная шина*

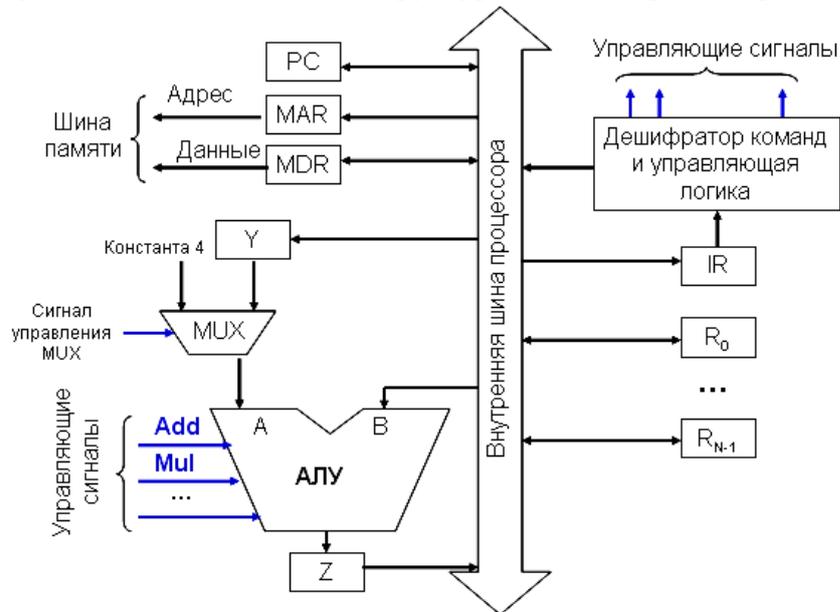
5. Память, на обращение к которой по любому адресу уходит одно и тоже время называется:

- A. *памятью с произвольным доступом*
- B. *памятью с последовательным доступом*
- C. *памятью с непрерывным доступом*

6. В асинхронных шинах используются линии

- A. тактового сигнала
- B. 'slave ready' (готовность подчиненного устройства)
- C. 'master ready' (готовность иницилирующего устройства)
- D. адреса
- E. данных

7. На рисунке представлена обобщенная структурная схема процессора:



Управляющие сигналы, активирующие входной и выходной вентили некоторого регистра X, обозначаются  $X_{in}$  и  $X_{out}$ , соответственно. Какая последовательность управляющих сигналов должна быть выдана для пересылки содержимого регистра R1 в регистр R2?

- A. R1 out; R1 in
- B. R1 out; R2 in
- C. R1 in; R2 out;

8. Флэш-память – это память основанная на

- A. ROM
- B. RAM
- C. PROM
- D. EEPROM

9. Простой конвейера из-за команды перехода возникает потому, что

- A. команда перехода является «длинной» (выполняется за несколько тактов)
- B. для выполнения команды перехода необходимы данные являющиеся результатом обработки других команд
- C. адрес перехода становится известен после того, как начинается обработка следующей за переходом команды

10. Процессорные команды какой из перечисленных категорий являются наиболее длительными по времени?

- A. передача слова из одного регистра в другой;
- B. арифметическая или логическая операция с сохранением результата в регистре;
- C. передача слова из оперативной памяти в регистр процессора;

**Ключи: 1 – С; 2 – А; 3 – В; 4 – А,В; 5 – А; 6 – В,С; 7 – В; 8 – D; 9 – В; 10 – С.**

### **1.2. Примерные темы докладов**

1. Поколения ЭВМ: историческая справка.
2. Характеристика мейнфреймов и супер ЭВМ. Список TOP500.
3. Двухступенчатые триггеры.
4. Семейство процессоров ARM.
5. Двоичные и недвоичные счетчики.
6. Сдвиговые и параллельные регистры.
7. Семейство процессоров Motorola 680x20.
8. Семейство процессоров Intel IA-32.
9. Семейство процессоров PowerPC.
10. Семейство процессоров SPARC.
11. Семейство процессоров Intel IA-64.
12. Стековый процессор.
13. Мультипроцессоры и мультикомпьютеры.
14. Многоядерная архитектура.
15. Сети хранения данных. Архитектура SAN, компоненты SAN.
16. Ассемблер для архитектуры IA – 32. Процедуры.
17. Ассемблер для архитектуры IA – 32. Общий алгоритм вывода. Вывод в двоичном виде.
18. Ассемблер для архитектуры IA – 32. Вывод чисел в 16-ом виде.
19. Ассемблер для архитектуры IA – 32. Вывод чисел в 10-ом виде.
20. Ассемблер для архитектуры IA – 32. Ввод строки и ввод 10-ых чисел без знака.
21. Ассемблер для архитектуры IA – 32. Ввод 10-ых чисел со знаком.
22. Ассемблер для архитектуры IA – 32. Ввод 16-ых чисел.
23. Ассемблер для архитектуры IA – 32. Команды работы с флагами.
24. Ассемблер для архитектуры IA – 32. Передача параметров через стек.
25. Ассемблер для архитектуры IA – 32. Сегментная адресация.
26. Ассемблер для архитектуры IA – 32. Основы создания макросов.
27. Реальный режим работы микропроцессора IA – 32. Обработка прерывания в реальном режиме.
28. Защищенный режим работы микропроцессора IA – 32. Системные регистры микропроцессора. Структуры данных защищенного режима.
29. Обработка прерываний в защищенном режиме.
30. Создание Windows приложения на ассемблере.
31. Программирование контроллера прерываний i8259A.

### **1.3. Пример задания на лабораторную работу**

*Тема: Ассемблер для архитектуры IA – 32. Команды сложения и вычитания.*

*Задания к работе:*

- Ввести и протестировать в отладчике программу представленную в пункте 3 (листинг на рис. 1, «Лабораторная работа № 4» [5]).
- Ввести и протестировать в отладчике программу представленную в пункте 4 (листинг на рис. 5, «Лабораторная работа № 4» [5]).
- Напишите программу для вычисления формулы, согласно варианту задания. Все числа 3-ех байтные целые без знака.

*Вопросы к работе:*

1. Как записываются десятичные, двоичные, восьмеричные шестнадцатеричные числа в FASM?
2. Что означает следующая запись: `mov al,0FFh`?
3. Что такое дополнительный код и для чего он используется?
4. Как записать отрицательное число в программе на языке ассемблера?
5. Отличаются или нет диапазоны изменения знаковых и беззнаковых чисел и почему?
6. Чему равен диапазон изменения знакового числа, размерностью в 1 байт?
7. Чему равен диапазон изменения знакового числа, размерностью в 1 слово?
8. Чему равен диапазон изменения знакового числа, размерностью в 1 двойное слово.
9. Представьте десятичное число -54 в дополнительном двоичном коде.
10. Представьте десятичное число -237 в дополнительном двоичном коде.
11. Что произойдет, если результат какой-то операции выходит за пределы диапазона представления чисел?
12. Для чего предназначена команда ADD?
13. В каком случае после выполнения команды ADD выставляется флаг CF?
14. В каком случае после выполнения команды ADD выставляется флаг OF?
15. В каком случае после выполнения команды ADD выставляется флаг SF?
16. В каком случае после выполнения команды ADD выставляется флаг ZF?
17. В каком случае после выполнения команды ADD выставляется флаг PF?
18. Как реализуется в процессоре команда вычитания?
19. С помощью какой команды можно поменять знак числа?
20. С помощью каких команд можно увеличить (уменьшить) значение числа на 1?
21. Можно ли в программе на языке ассемблера складывать числа разного размера?
22. Какие числа называют длинными?
23. В чем состоит принцип программирования арифметических операций с длинными числами?
24. Для чего предназначена команда ADC?
25. Для чего предназначена команда SBB?
26. Пусть переменная x объявлена как двойное слово, что означает запись `word[x]`, `word[x+2]`?
27. Как следует читать значения переменных в окне дампа памяти и в регистрах?

#### 1.4. Примеры вопросов к групповой дискуссии

**Тема: Циклы. Логические операции. Условные и безусловные переходы.**

1. Что такое цикл?
2. Для чего предназначены метки и как их интерпретирует компилятор?
3. Какие существуют правила для объявления меток?
4. Поясните семантику команды LOOP? Для чего используется счетчик CX в команде LOOP?
5. Что такое режимы адресации?
6. Что означает неявная адресация?
7. Что означает непосредственная адресация?
8. Что означает абсолютная прямая адресация?
9. Что означает относительная прямая адресация?
10. Что означает регистровая адресация?
11. Что означает косвенная регистровая (базовая) адресация?
12. Что означает косвенная регистровая (базовая) адресация со смещением?
13. Что означает косвенная базовая индексная адресация?
14. Что означает косвенная базовая индексная адресация со смещением?

### 1.5. Вопросы к экзамену:

1. Базовая структура компьютеров. Функциональная структура компьютера.
2. Базовая структура компьютеров. Основные концепции функционирования
3. Базовая структура компьютеров. Производительность компьютера
4. Базовая структура компьютеров. Эволюция вычислительной техники.
5. Машинные команды и программы. Работа с числами, арифметическими операциями и символами
6. Машинные команды и программы. Организация памяти и адресов.
7. Машинные команды и программы. Команды и последовательности команд.
8. Машинные команды и программы. Режимы адресации.
9. Машинные команды и программы. Низкоуровневый язык Ассемблер.
10. Машинные команды и программы. Система команд процессора IA – 32 Pentium.
11. Реализация ввода-вывода. Доступ к устройствам ввода-вывода.
12. Реализация ввода-вывода. Система прерываний. Аппаратные прерывания.
13. Реализация ввода-вывода. Система прерываний. Исключения и программные прерывания.
14. Реализация ввода-вывода. Система прерываний. Механизм прерываний процессора Pentium.
15. Реализация ввода-вывода. Прямой доступ к памяти.
16. Реализация ввода-вывода. Ассинхронная шина.
17. Реализация ввода-вывода. Синхронная шина.
18. Реализация ввода-вывода. Интерфейсные схемы.
19. Реализация ввода-вывода. Стандартные интерфейсы ввода-вывода. Шина PCI.
20. Реализация ввода-вывода. Стандартные интерфейсы ввода-вывода. Шина USB
21. Реализация ввода-вывода. Стандартные интерфейсы ввода-вывода. Шина SCSI
22. Система памяти. Базовые концепции.
23. Система памяти. Полупроводниковая RAM-память.
24. Система памяти. Классификация памяти доступной только для чтения.
25. Система памяти. КЭШ-память.
26. Система памяти. Виртуальная память.
27. Система памяти. Внешняя память. Жесткие диски.
28. Система памяти. Внешняя память. Оптические носители.
29. Конвейерная обработка команд. Конфликты по данным.
30. Конвейерная обработка команд. Конфликты по управлению.

## ТЕХНОЛОГИЧЕСКАЯ КАРТА ДИСЦИПЛИНЫ

### ОСНОВНАЯ ОБРАЗОВАТЕЛЬНАЯ ПРОГРАММА

#### 09.03.02 Информационные системы и технологии

#### Направленность (профиль) «Информационные системы и технологии»

(код, направление, профиль)

### ТЕХНОЛОГИЧЕСКАЯ КАРТА

Шифр дисциплины по РУП		<b>Б1.В.ОД.3</b>	
Дисциплина		<b>Архитектура информационных систем</b>	
Курс	<b>3</b>	семестр	<b>5</b>
Кафедра		<b>Информатики и вычислительной техники</b>	
Ф.И.О. преподавателя, звание, должность		<b>Тоичкин Николай Александрович, канд. техн. наук, доцент кафедры информатики и вычислительной техники</b>	
Общ. трудоемкость <sup>час/ЗЕТ</sup>		<b>252/7</b>	Кол-во семестров
ЛК <sup>общ./тек. сем.</sup>		<b>30/30</b>	ПР/СМ <sup>общ./тек. сем.</sup>
		<b>-/-</b>	ЛБ <sup>общ./тек. сем.</sup>
		<b>34/34</b>	СРС <sup>общ./тек. сем.</sup>
			<b>152/152</b>
		Форма контроля	<b>Экзамен</b>

#### Компетенции обучающегося, формируемые в результате освоения дисциплины:

- владеть широкой общей подготовкой (базовыми знаниями) для решения практических задач в области информационных систем и технологий (ОПК-1);
- способность выбирать и оценивать способ реализации информационных систем и устройств (программно-, аппаратно- или программно-аппаратно-) для решения поставленной задачи (ОПК-6);
- способность проводить моделирование процессов и систем (ПК-5).

Код формируемой компетенции	Содержание задания	Количество мероприятий	Максимальное количество баллов	Срок предоставления
<b>Вводный блок</b>				
Не предусмотрен				
<b>Основной блок</b>				
ОПК-1 ОПК-6 ПК-5	Решение тестов	5	15	В течение семестра по расписанию занятий
ОПК-1 ОПК-6 ПК-5	Лабораторные работы	5	25	В течение семестра по расписанию занятий
ОПК-1 ОПК-6 ПК-5	Подготовка докладов по теме	2	10	В течение семестра по расписанию занятий
ОПК-1 ОПК-6 ПК-5	Групповая дискуссия	5	10	В течение семестра по расписанию занятий
<b>Итого:</b>			<b>60</b>	
ОПК-1 ОПК-6 ПК-5	Экзамен	Вопрос 1	20	По расписанию сессии
		Вопрос 2	20	
<b>Всего:</b>			<b>40</b>	
<b>Итого:</b>			<b>100</b>	
<b>Дополнительный блок</b>				
ОПК-1 ОПК-6 ПК-5	Выполнение дополнительной лабораторной работы		5	по согласованию с преподавателем
ОПК-1 ОПК-6 ПК-5	Выполнение дополнительных тестов (2)		6	

Код формируемой компетенции	Содержание задания	Количество мероприятий	Максимальное количество баллов	Срок предоставления
<b>Всего:</b>			<b>11</b>	

Шкала оценивания в рамках балльно-рейтинговой системы МАГУ: «2» - 60 баллов и менее, «3» - 61-80 баллов, «4» - 81-90 баллов, «5» - 91-100 баллов.